

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-179531

(43)Date of publication of application : 27.06.2003

(51)Int.Cl. H04B 7/08  
H04J 11/00

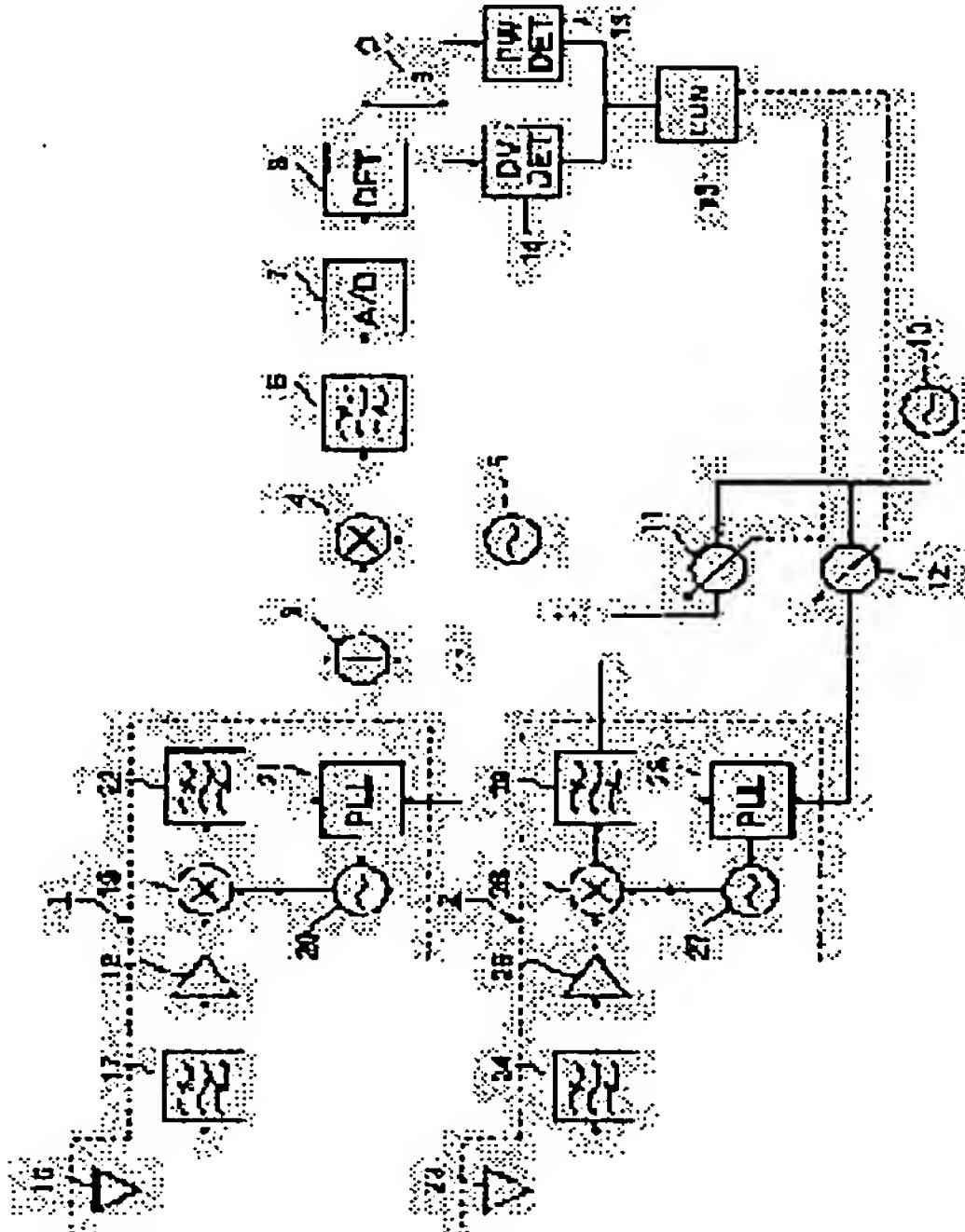
(21)Application number : 2001-376091 (71)Applicant : ALPS ELECTRIC CO LTD

(22)Date of filing : 10.12.2001 (72)Inventor : OTAKI YUKIO

**(54) OFDM SIGNAL RECEIVER****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide an OFDM signal receiver having an improved bit error rate in which a digital intermediate frequency signal obtained through digital conversion of receiving signals of a plurality of receiving systems 1 and 2 subjected to in-phase addition has a power of specified level or above.

**SOLUTION:** The OFDM signal receiver comprises a plurality of receiving systems 1 and 2 including frequency converters 19 and 26, local oscillators 20 and 27, PLL circuits 21 and 28, intermediate frequency circuits 22 and 29, an adder 3 for adding the output signals from the receiving systems 1 and 2, an A/D 7 for converting the output signal from the adder 3 digitally, an OFDM demodulator 8, regulable reference signal generating means 10-12 for feeding phase-shift reference signals to the PLL circuits 21 and 28, and phase shift quantity control means 13-15 for setting the phase-shift regulation state of the regulable reference signal generating means 10-12 such that the demodulated signal has a power of specified level or above and variance thereof is minimized.

**LEGAL STATUS**

[Date of request for examination] 11.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than withdrawal the examiner's decision of rejection or application converted registration]

[Date of final disposal for application] 03.08.2006

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## No title available

**Publication number:** JP2003179531

**Publication date:** 2003-06-27

**Inventor:**

**Applicant:**

**Classification:**

- international: **H04J11/00; H04B7/08; H04J11/00; H04B7/08; (IPC1-7):**  
H04B7/08; H04J11/00

- European:

**Application number:** JP20010376091 20011210

**Priority number(s):** JP20010376091 20011210

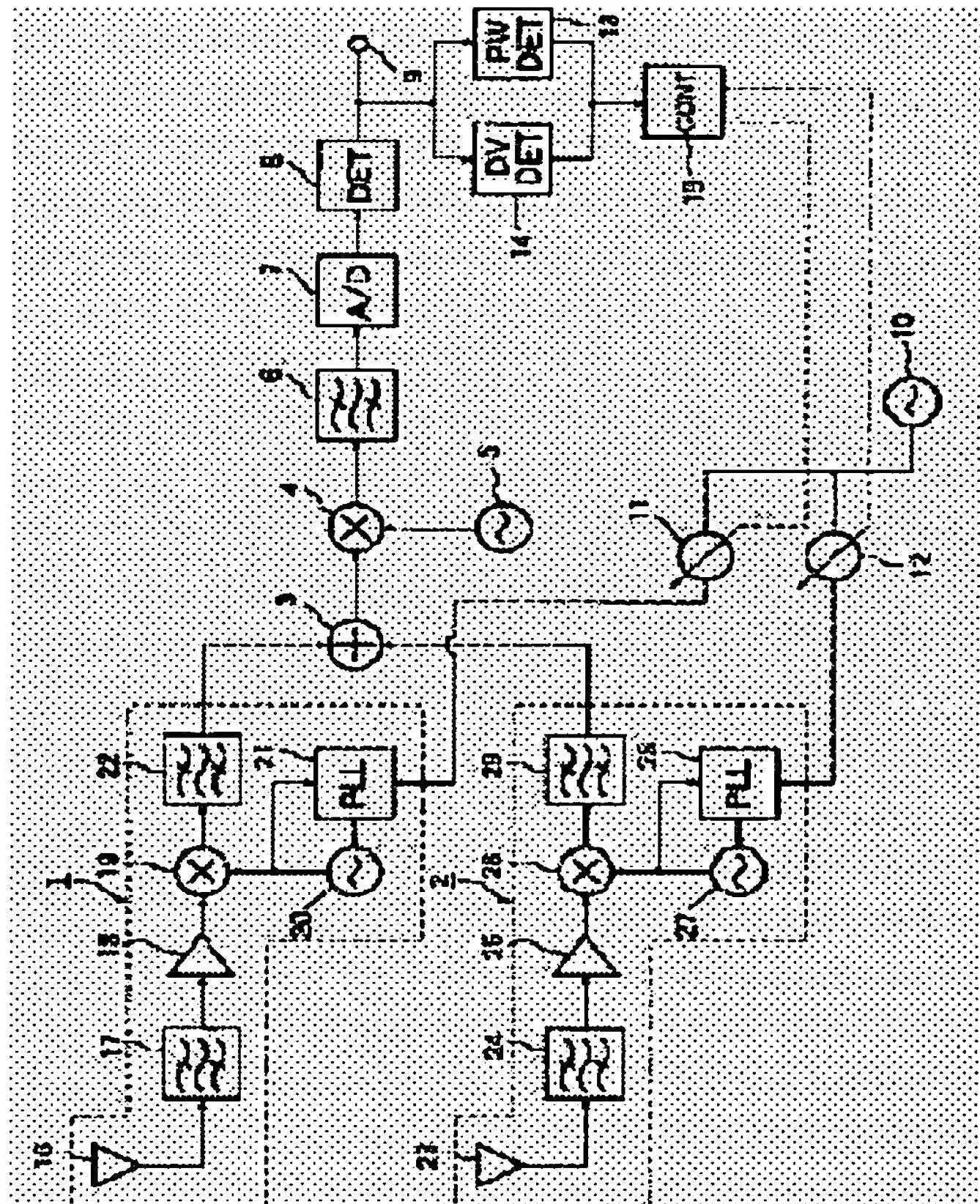
[Report a data error here](#)

### Abstract of JP2003179531

**PROBLEM TO BE SOLVED:** To provide an OFDM signal receiver having an improved bit error rate in which a digital intermediate frequency signal obtained through digital conversion of receiving signals of a plurality of receiving systems 1 and 2 subjected to in-phase addition has a power of specified level or above.

**SOLUTION:** The OFDM signal receiver comprises a plurality of receiving systems 1 and 2 including frequency converters 19 and 26, local oscillators 20 and 27, PLL circuits 21 and 28, intermediate frequency circuits 22 and 29, an adder 3 for adding the output signals from the receiving systems 1 and 2, an A/D 7 for converting the output signal from the adder 3 digitally, an OFDM demodulator 8, regulable reference signal generating means 10-12 for feeding phase-shift reference signals to the PLL circuits 21 and 28, and phase shift quantity control means 13-15 for setting the phase-shift regulation state of the regulable reference signal generating means 10-12 such that the demodulated signal has a power of specified level or above and variance thereof is minimized.

**COPYRIGHT:** (C)2003,JPO



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2003-179531  
(P2003-179531A)

(43)公開日 平成15年6月27日(2003.6.27)

(51) Int.Cl.<sup>7</sup>  
H 0 4 B 7/08  
H 0 4 I 11/00

識別記号

F I  
H 0 4 B 7/08  
H 0 4 J 11/00

テマコード(参考)  
D 5K022  
Z 5K059

(21)出願番号 特願2001-376091(P2001-376091)

(22) 出願日 平成13年12月10日(2001.12.10)

(22) 出願日 平成13年12月10日(2001.12.10)

審査請求 未請求 請求項の数 5 O.L. (全 13 頁)

(71) 出願人 000010098

アルプス電気株式会社

東京都大田区雪谷大塚町1番7号

(72) 発明者 大滝 幸夫

東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内

(74)代理人 100078134

弁理士 武 頤次郎 (外3名)

Fターム(参考) 5K022 DD01 DD31

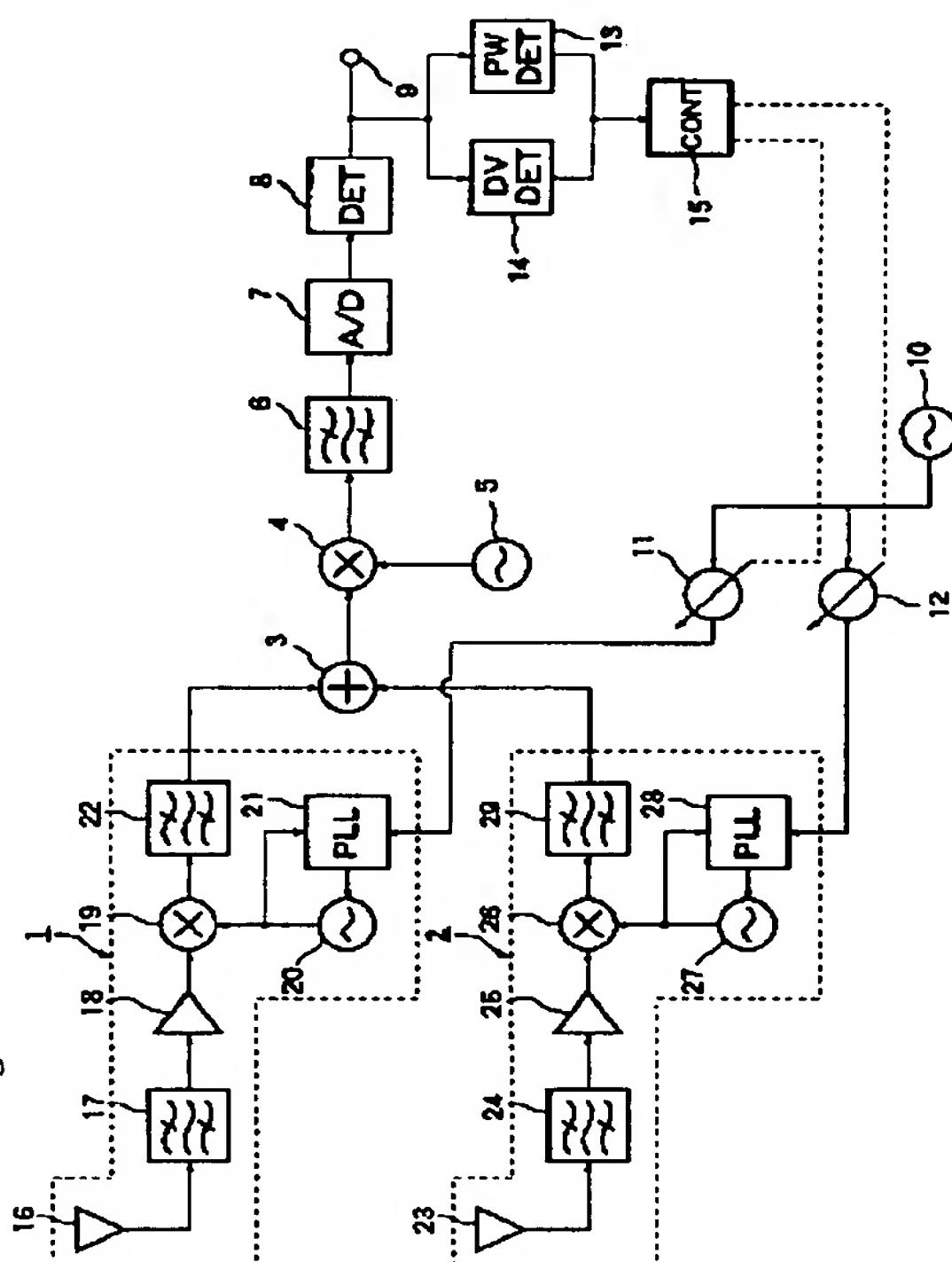
5K059 C003 DD32 DD36 EE02

(54) 【発明の名称】 OFDM信号受信装置

(57) 【要約】

**【課題】** 複数受信系統1、2の受信信号を同相加算した加算中間周波信号をデジタル変換したデジタル中間周波信号の電力量が所定値以上あり、改善されたビットエラーレートを有するQFDM信号受信装置を提供する。

【解決手段】 周波数混合器19、26、局部発振器20、27、PLL回路21、28、中間周波回路22、29を有する複数受信系統1、2と、受信系統1、2の出力信号を加算する加算器3と、加算器3の出力信号をデジタル変換するA/D7と、OFDM復調するOFDM復調器8と、各PLL回路21、28に移相基準信号を供給する可調整基準信号発生手段10～12と、可調整基準信号発生手段10～12の移相調整状態を、復調信号の電力が所定値以上で、復調信号の信号分散を最も少なく設定する移相量制御手段13～15とを備える。



## 【特許請求の範囲】

【請求項1】 それぞれの受信系統が、アンテナ、前記アンテナで受信したOFDM信号を周波数変換する周波数混合器、前記周波数混合器に局部発振信号を供給する局部発振器、前記局部発振器の発振周波数を設定するPLL回路、前記周波数混合器の出力周波数混合信号から中間周波信号を選択する中間周波回路を有する複数の受信系統と、前記複数の受信系統から出力される中間周波信号を加算する加算器と、前記加算器から出力される加算中間周波信号をデジタル信号に変換するアナログーデジタル変換器と、前記デジタル信号をOFDM復調するOFDM復調器と、前記複数の受信系統の各PLL回路にそれぞれ移相した基準信号を供給する可調整基準信号発生手段と、前記OFDM復調器に接続され、前記OFDM復調器の復調信号の電力が所定値以上になり、かつ、前記復調信号の電力の分散が最も少なくなるように、前記可調整基準信号発生手段の移相調整状態を設定する移相量制御手段とを備えることを特徴とするOFDM信号受信装置。

【請求項2】 前記可調整基準信号発生手段は、基準信号を発生する前記複数の受信系統に共通の基準信号発振器と、前記基準信号を個別に移相する複数の移相器とかなることを特徴とする請求項1に記載のOFDM受信装置。

【請求項3】 前記可調整基準信号発生手段は、位相データの供給により個別に移相した基準信号を発生する複数のデジタルシンセサイザーからなることを特徴とする請求項1に記載のOFDM受信装置。

【請求項4】 前記移相量制御手段は、前記OFDM復調器の復調信号の電力検出器と前記OFDM復調器の復調信号の電力分散検出器とを含んでいることを特徴とする請求項1に記載のOFDM信号受信装置。

【請求項5】 前記加算器と前記アナログーデジタル変換器との間に、前記加算中間周波信号を第2中間周波信号に周波数変換する第2周波数混合器と前記第2周波数混合器に第2局部発振信号を供給する第2局部発振器と前記第2周波数混合器の出力周波数混合信号から第2中間周波信号を選択する第2中間周波回路を設けたことを特徴とする請求項1乃至4のいずれかに記載のOFDM信号受信装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、OFDM信号受信装置に係り、特に、地上波デジタル放送で使用されるOFDM信号を受信し、車載用受信装置に用いて好適なダイバーシチ受信機能を有するOFDM信号受信装置に関する。

## 【0002】

【従来の技術】 一般に、自動車等の移動体に搭載されるOFDM(直交周波数分割多重; Orthogonal

Frequency Division Multiplex)信号受信装置は、移動体が移動するのに伴い、受信電波の強度が変動するフェージングが生じ、受信信号を常時良好な状態で受信できなくなる。このため、この種の信号受信装置においては、フェージングによって受信信号が常時良好な状態で受信できなくなるのを回避するため、複数の受信系統を有するダイバーシチ受信機能等を採用し、良好な状態の受信ができるようにしている。

【0003】 ここで、図5は、既知の複数の受信系統を有するOFDM信号受信装置の構成の一例を示すブロック図であり、複数の受信系統として2つの受信系統を有する例を示すものである。

【0004】 図5に示されるように、このOFDM信号受信装置は、第1受信系統41と、第2受信系統42と、第1局部発振器43と、PLL回路44と、基準信号発振器45と、第2局部発振器46と、ダイバーシチ信号加算手段47と、OFDM復調器48と、復調信号出力端子49とを備えている。この場合、第1受信系統41は、アンテナ50と、高周波フィルタ51と、低雑音高周波増幅器52と、第1周波数混合器53と、第1中間周波フィルタ54と、第2周波数混合器55と、第2中間周波フィルタ56と、アナログーデジタル変換器(A/D)57とを有し、第2受信系統42は、アンテナ58と、高周波フィルタ59と、低雑音高周波増幅器60と、第1周波数混合器61と、第1中間周波フィルタ62と、第2周波数混合器63と、第2中間周波フィルタ64と、アナログーデジタル変換器(A/D)65とを有する。また、ダイバーシチ信号加算手段47は、2つのデジタル移相器66、67と、相互相關検出器68と、加算器69とを有する。なお、2本のアンテナ50、58は、比較的離れた箇所に配置される。

【0005】 そして、第1受信系統41において、高周波フィルタ41は、入力端がアンテナ50に接続され、出力端が低雑音高周波増幅器52の入力端に接続される。低雑音高周波増幅器52は、出力端が第1周波数混合器53の第1入力端に接続される。第1周波数混合器53は、第2入力端が第1局部発振器43の出力端に接続され、出力端が第1中間周波フィルタ54の入力端に接続される。第1中間周波フィルタ54は、出力端が第2周波数混合器55の第1入力端に接続される。第2周波数混合器55は、第2入力端が第2局部発振器46の出力端に接続され、出力端が第2中間周波フィルタ56の入力端に接続される。第2中間周波フィルタ56は、出力端がアナログーデジタル変換器57の入力端に接続され、アナログーデジタル変換器57は、出力端がダイバーシチ信号加算手段47の第1入力端に接続される。

【0006】 また、第2受信系統42において、高周波フィルタ59は、入力端がアンテナ58に接続され、出力端が低雑音高周波増幅器60の入力端に接続される。

低雑音高周波増幅器60は、出力端が第1周波数混合器61の第1入力端に接続される。第1周波数混合器61は、第2入力端が第1局部発振器43の出力端に接続され、出力端が第1中間周波フィルタ62の入力端に接続される。第1中間周波フィルタ62は、出力端が第2周波数混合器63の第1入力端に接続される。第2周波数混合器63は、第2入力端が第2局部発振器46の出力端に接続され、出力端が第2中間周波フィルタ64の入力端に接続される。第2中間周波フィルタ64は、出力端がアナログ-デジタル変換器65の入力端に接続され、アナログ-デジタル変換器65は、出力端がダイバーシチ信号加算手段47の第2入力端に接続される。

【0007】さらに、第1局部発振器43は、制御端がPLL回路44の出力端に接続され、出力端がPLL回路44の第1入力端に接続される。PLL回路44は、第2入力端が基準信号発振器45の出力端に接続される。OFDM復調器54は、入力端がダイバーシチ信号加算手段47の出力端に接続され、出力端が復調信号出力端子49に接続される。

【0008】また、ダイバーシチ信号加算手段47において、デジタル移相器66は、入力端がダイバーシチ信号加算手段47の第1入力端に接続され、出力端が加算器69の第1入力端に接続される。デジタル移相器67は、入力端がダイバーシチ信号加算手段47の第2入力端に接続され、出力端が加算器69の第2入力端に接続される。相互相關検出器68は、第1入力端がダイバーシチ信号加算手段47の第1入力端に、第2入力端がダイバーシチ信号加算手段47の第2入力端にそれぞれ接続され、第1制御端がデジタル移相器66の制御端に、第2制御端がデジタル移相器67の制御端にそれぞれ結合される。加算器69は、出力端がダイバーシチ信号加算手段47の出力端に接続される。

【0009】前記構成を備えたOFDM信号受信装置は、概略、次のように動作する。

【0010】第1受信系統41において、アンテナ50でOFDM無線信号が受信されると、その受信信号は、高周波フィルタ51で不要な周波数の信号成分が除去された後、低雑音高周波増幅器52で增幅され、第1周波数混合器53に供給される。第1周波数混合器53は、この受信信号と第1局部発振器43から供給される第1局部発振信号とを周波数混合し、第1周波数混合信号を発生する。第1中間周波フィルタ54は、第1周波数混合器53が出力した第1周波数混合信号の中から第1中間周波信号を選択出力する。第2周波数混合器55は、第1中間周波フィルタ54から供給される第1中間周波信号と第2局部発振器43から供給される第2局部発振信号とを周波数混合し、第2周波数混合信号を発生する。第2中間周波フィルタ56は、第2周波数混合器55が出力した第2周波数混合信号の中から第2中間周波信号を選択出力する。アナログ-デジタル変換器57

は、第2周波数混合器55から供給された第2中間周波信号をデジタル中間周波信号に変換し、次続のダイバーシチ信号加算手段47に供給される。

【0011】また、第2受信系統42において、アンテナ58で第1受信系統41で受信された信号と同じOFDM無線信号が受信され、前述の第1受信系統41における信号受信動作と同じ信号受信動作が行われるもので、第2受信系統42から出力されたデジタル中間周波信号がダイバーシチ信号加算手段47に供給される。

【0012】この場合、第1局部発振器43が発生する第1局部発振信号は、その第1局部発振信号と基準信号発振器45から出力される基準信号とが供給されるPLL回路44の制御により、安定化された発振周波数の設定が行われている。

【0013】次いで、ダイバーシチ信号加算手段47において、デジタル移相器66は、第1受信系統41から供給されたデジタル中間周波信号を後述するように移相させ、デジタル移相器67は、第2受信系統42から供給されたデジタル中間周波信号を後述するように移相させる。また、相互相關検出器68は、第1受信系統41から供給されたデジタル中間周波信号と第2受信系統42から供給されたデジタル中間周波信号との相互相關を検出し、その検出結果に基づいてデジタル移相器66から出力されるデジタル中間周波信号の位相とデジタル移相器67から出力されるデジタル中間周波信号の位相が同一になるように、それぞれデジタル移相器66、67の移相量を補正する。このような位相補正が行われることにより、デジタル移相器66から出力されるデジタル中間周波信号とデジタル移相器67からデジタル中間周波信号は、加算器69で同相加算されて加算デジタル中間周波信号として出力される。

【0014】この後、OFDM復調器48は、ダイバーシチ信号加算手段47から出力された加算デジタル中間周波信号をOFDM復調し、復調信号が復調信号出力端子49を通して利用回路(図示なし)に供給される。

【0015】前記OFDM信号受信装置によれば、ダイバーシチ信号加算手段47で2つのデジタル中間周波信号の位相を同相にし、これらの信号を加算して加算デジタル中間周波信号を得るようにしているので、加算デジタル中間周波信号の信号電力が最大になり、良好な受信状態でOFDM無線信号の受信を行うことができる。

【0016】

【発明が解決しようとする課題】前記既知の複数の受信系統を有するOFDM信号受信装置は、車載用に適用した場合、比較的良好な受信状態を実現することが可能なものであるが、OFDM信号受信装置にデジタル信号処理を行うダイバーシチ信号加算手段47を用いており、その中のデジタル移相器66、67や相互相關検出器68を構成する場合に、多数の乗算器及び多数の除算器や論理回路からなる複素相関器を含むものであるため、集

積回路（IC）で構成したとしても回路規模が膨大になり、その結果、消費電力が増大するようになる。

【0017】また、前記既知の複数の受信系統を有するO F DM信号受信装置は、各受信系統41、42のアナログ回路部分がそれぞれ独立した構成のものであるため、アナログ回路部分の規模が大きく、全体構造が大型になったり、製造コストが上昇したりするようになる。

【0018】このような問題点に対し、その解決を図るようにしたO F DM信号受信装置が本件出願人と同じ出願人により既に提案されている。

【0019】図6は、前記提案によるO F DM信号受信装置の要部構成の一例を示すブロック図であり、複数の受信系統が2系統である例を示している。

【0020】図6に示されるように、このO F DM信号受信装置は、第1受信系統70と、第2受信系統71と、加算器72と、第2周波数混合器73と、第2局部発振器74と、第2中間周波フィルタ75と、アナログ-デジタル変換器（A/D）76と、O F DM復調器（DET）77と、復調信号出力端子78と、基準信号発振器79と、移相器80、81と、電力検出器（PW

DET）82と、位相制御部（CONT）83とを備える。この場合、第1受信系統70は、アンテナ84と、高周波フィルタ85と、低雑音高周波增幅器86と、第1周波数混合器87と、第1局部発振器88と、PLL回路（PLL）89と、第1中間周波フィルタ90とを有し、第2受信系統71は、アンテナ91と、高周波フィルタ92と、低雑音高周波增幅器93と、第1周波数混合器94と、第1局部発振器95と、PLL回路（PLL）96と、第1中間周波フィルタ97とを有している。

【0021】そして、第1受信系統70において、高周波フィルタ85は、入力端がアンテナ84に接続され、出力端が低雑音高周波增幅器86に接続される。低雑音高周波增幅器86は、出力端が第1周波数混合器87の第1入力端に接続される。第1周波数混合器87は、第2入力端が第1局部発振器88の出力端に接続され、出力端が第1中間周波フィルタ90の入力端に接続される。第1局部発振器88は、入力端がPLL回路89の出力端に接続され、出力端がPLL回路89の入力端に接続される。PLL回路89は、制御入力端が移相器80の出力端に接続され、第1中間周波フィルタ90は、出力端が加算器72の第1入力端に接続される。

【0022】第2受信系統71において、高周波フィルタ92は、入力端がアンテナ91に接続され、出力端が低雑音高周波增幅器93に接続される。低雑音高周波增幅器93は、出力端が第1周波数混合器94の第1入力端に接続される。第1周波数混合器94は、第2入力端が第1局部発振器95の出力端に接続され、出力端が第1中間周波フィルタ93の入力端に接続される。第1局部発振器95は、入力端がPLL回路96の出力端に接

続され、出力端がPLL回路96の入力端に接続される。PLL回路96は、制御入力端が移相器81の出力端に接続される。第1中間周波フィルタ97は、出力端が加算器72の第2入力端に接続される。

【0023】また、加算器72は、出力端が第2周波数混合器73の第1入力端に接続される。第2周波数混合器73は、第2入力端が第2局部発振器74の出力端に接続され、出力端が第2中間周波フィルタ75の入力端に接続される。第2中間周波フィルタ75は、出力端がアナログ-デジタル変換器76の入力端に接続される。アナログ-デジタル変換器76は、出力端がO F DM復調器77の入力端と電力検出器82の入力端に接続される。O F DM復調器77は、出力端が復調信号出力端子78に接続され、電力検出器82は、出力端が位相制御部83の入力端に接続される。移相器80、81は、それぞれの入力端が基準信号発振器79の出力端に接続される。移相器80、81は、それぞれ制御入力端が位相制御部83の制御出力端に結合される。

【0024】前記提案によるO F DM信号受信装置は、概略、次のように動作する。

【0025】2本のアンテナ84、91で同一のO F DM無線信号が受信されると、それらの受信信号は、それぞれ、高周波フィルタ85、92で不要な周波数の信号成分が除去された後、低雑音高周波增幅器86、93で增幅され、それぞれ第1周波数混合器87、94に供給される。第1周波数混合器87、94は、受信信号と第1局部発振器88、95から供給される第1局部発振信号とを周波数混合し、それぞれ第1周波数混合信号を発生する。このとき、PLL回路89、96は、第1局部発振器88、95が発生する第1局部発振信号を、基準信号発振器79から移相器80、81を通して供給される基準信号によって位相制御し、その制御結果によって第1局部発振器88、95の第1局部発振信号の周波数を設定する。第1中間周波フィルタ90、97は、第1周波数混合器87、94が出力した第1周波数混合信号から第1中間周波信号を選択出力し、選択出力した2つの第1中間周波信号を加算器72に供給する。

【0026】加算器72は、供給された2つの第1中間周波信号を同相状態で加算合成して加算第1中間周波信号を形成し、第2周波数混合器73に供給する。第2周波数混合器73は、加算第1中間周波信号と第2局部発振器74から供給される第2局部発振信号とを周波数混合し、第2周波数混合信号を発生する。第2中間周波フィルタ75は、第2周波数混合器73が出力した第2周波数混合信号から第2中間周波信号を選択出力する。アナログ-デジタル変換器76は、第2中間周波フィルタ75から供給された第2中間周波信号をデジタル中間周波信号に変換し、得られたデジタル中間周波信号を復調器77と電力検出器82に供給する。復調器77は、デジタル中間周波信号をO F DM復調し、復調信号を復調

信号出力端子78を通して利用回路(図示なし)に供給する。電力検出器82は、デジタル中間周波信号に対応した電力量を検出し、検出結果を位相制御部83に供給する。位相制御部83は、電力検出器82の検出結果に基づいて移相器80、81の移相量を個別に制御し、PLL回路89、96に供給される基準信号の位相量を個別変化させ、電力検出器82で検出される電力量が最大になるように調整する。

【0027】このOFDM信号受信装置によれば、移相器80、81の移相量を前述のように制御することにより、復調器77でOFDM復調されるデジタル中間周波信号の電力量が最大になるので、良好な状態で無線信号を受信することができる。

【0028】ところで、前記提案による受信装置は、従前のこの種のOFDM信号受信装置における各種の問題点の解決を図ることができるものであるが、到来電波にフェージングが生じたとき、受信信号帯域内にある特定の周波数成分が極端にレベル低下した際のビットエラーレート(BER、すなわちビット誤り率)を改善することが難しい。

【0029】本発明は、このような技術的背景に鑑みてなされたもので、その目的は、複数の受信系統の受信信号を同相加算した加算中間周波信号をデジタル変換したデジタル中間周波信号における電力が所定値以上あり、かつ、改善されたビットエラーレートを有するOFDM信号受信装置を提供することにある。

### 【0030】

【課題を解決するための手段】前記目的を達成するために、本発明は、それぞれの受信系統が、アンテナ、アンテナで受信したOFDM信号を周波数変換する周波数混合器、周波数混合器に局部発振信号を供給する局部発振器、局部発振器の発振周波数を設定するPLL回路、周波数混合器の出力周波数混合信号から中間周波信号を選択する中間周波回路を有する複数の受信系統と、複数の受信系統から出力される中間周波信号を加算する加算器と、加算器から出力される加算中間周波信号をデジタル信号に変換するアナログ-デジタル変換器と、デジタル信号をOFDM復調するOFDM復調器と、複数の受信系統の各PLL回路にそれぞれ移相した基準信号を供給する可調整基準信号発生手段と、OFDM復調器に接続され、OFDM復調器の復調信号の電力が所定値以上になり、かつ、復調信号の電力の分散が最も少なくなるように、可調整基準信号発生手段の移相調整状態を設定する移相量制御手段とを備えた手段を具備する。

【0031】前記手段によれば、複数の受信系統の各PLL回路にそれぞれ移相した基準信号を供給するためには、OFDM復調器に接続された移相量制御手段を用いて可調整基準信号発生手段の移相量を調整するもので、その調整を行うことにより、OFDM復調器の復調信号の電力を所定値以上にするとともに、復調信号の信号分

散が最も少くなるような設定にしているので、従前のこの種のOFDM信号受信装置と同様に良好な信号受信を行うことができるとともに、ビットエラーレートが最小の状態で信号受信を行うことができる。

【0032】この場合、前記手段における可調整基準信号発生手段は、基準信号を発生する複数の受信系統に共通の基準信号発振器と、基準信号を個別に移相する複数の移相器とからなる構成にすることができる。

【0033】このような構成にすれば、可調整基準信号発生手段の構成を簡素化することができ、複数の移相器を設けたことによる信号損失を少なくすることができる。

【0034】また、前記手段における可調整基準信号発生手段は、可調整基準信号発生手段は、位相データの供給により個別に移相した基準信号を発生する複数のデジタルシンセサイザーからなる構成にしてもよい。

【0035】このような構成にすれば、基準信号の位相及び周波数をデジタル的に制御処理することができるので、可調整基準信号発生手段の構成が簡単になるだけでなく、制御処理の簡素化を図ることができる。

【0036】さらに、前記手段における移相量制御手段は、前記OFDM復調器の復調信号の電力検出器と前記OFDM復調器の復調信号の電力分散検出器とを含んでいる構成にすることができる。

【0037】このような構成にすれば、復調信号の電力検出と復調信号の分散検出とを個別に行うことができ、双方の検出が干渉し合うことがない。

【0038】また、前記手段において、加算器とアナログ-デジタル変換器との間に、加算中間周波信号を第2中間周波信号に周波数変換する第2周波数混合器と第2周波数混合器に第2局部発振信号を供給する第2局部発振器と第2周波数混合器の出力周波数混合信号から第2中間周波信号を選択する第2中間周波回路を設けた構成にしているものである。

【0039】このような構成にすれば、ダブルスーパー-ヘテロダイイン方式の受信装置の構成になるので、第1局部発振信号及び第2局部発振信号の各周波数帯を比較的自由に選択することが可能になる。

### 【0040】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。

【0041】図1は、本発明によるOFDM信号受信装置の1つの実施の形態に係るもので、その要部構成を示すブロック図であり、複数の受信系統が2系統である例を示すものである。

【0042】図1に示されるように、この実施の形態によるOFDM信号受信装置は、第1受信系統1と、第2受信系統2と、加算器3と、第2周波数混合器4と、第2局部発振器5と、第2中間周波フィルタ6と、アナログ-デジタル変換器(A/D)7と、OFDM復調器

9  
(D E T) 8と、復調信号出力端子9と、基準信号発振器10と、移相器11、12と、電力検出器(PW D E T)13と、分散検出器(DV D E T)14と、位相制御部(CONT)15とを備える。この場合、基準信号発振器10と移相器11、12とからなる部分は可調整基準信号発生手段を構成し、電力検出器13と分散検出器14と位相制御部15とからなる部分は移相量制御手段を構成している。

【0043】また、第1受信系統1は、アンテナ16と、高周波フィルタ17と、低雑音高周波増幅器18と、第1周波数混合器19と、第1局部発振器20と、PLL回路(PLL)21と、第1中間周波フィルタ22とを有し、第2受信系統2は、アンテナ23と、高周波フィルタ24と、低雑音高周波増幅器25と、第1周波数混合器26と、第1局部発振器27と、PLL回路(PLL)28と、第1中間周波フィルタ29とを有している。

【0044】そして、第1受信系統1において、高周波フィルタ17は、入力端がアンテナ16に接続され、出力端が低雑音高周波増幅器18に接続される。低雑音高周波増幅器18は、出力端が第1周波数混合器19の第1入力端に接続される。第1周波数混合器19は、第2入力端が第1局部発振器20の出力端に接続され、出力端が第1中間周波フィルタ22の入力端に接続される。第1局部発振器20は、入力端がPLL回路21の出力端に接続され、出力端がPLL回路21の入力端に接続される。PLL回路21は制御入力端が移相器11の出力端に接続される。第1中間周波フィルタ22は出力端が加算器3の第1入力端に接続される。

【0045】第2受信系統2において、高周波フィルタ24は、入力端がアンテナ23に接続され、出力端が低雑音高周波増幅器25に接続される。低雑音高周波増幅器25は、出力端が第1周波数混合器26の第1入力端に接続される。第1周波数混合器26は、第2入力端が第1局部発振器27の出力端に接続され、出力端が第1中間周波フィルタ29の入力端に接続される。第1局部発振器27は、入力端がPLL回路28の出力端に接続され、出力端がPLL回路28の入力端に接続される。PLL回路28は制御入力端が移相器12の出力端に接続される。第1中間周波フィルタ29は出力端が加算器3の第2入力端に接続される。

【0046】また、加算器3は、出力端が第2周波数混合器4の第1入力端に接続される。第2周波数混合器4は、第2入力端が第2局部発振器5の出力端に接続され、出力端が第2中間周波フィルタ6の入力端に接続される。第2中間周波フィルタ6は出力端がアナログデジタル変換器7の入力端に接続される。アナログデジタル変換器7は出力端がOFDM復調器8の入力端と電力検出器13の入力端と分散検出器14の入力端にそれぞれ接続される。OFDM復調器8は出力端が復調信号

出力端子9に接続される。電力検出器13及び分散検出器14の各出力端は位相制御部15の入力端にそれぞれ接続される。移相器11、12は、それぞれの入力端が基準信号発振器10の出力端に接続され、制御入力端がそれぞれ位相制御部15の制御出力端にそれぞれ結合される。

【0047】前記構成を備えたこの実施の形態によるO F DM信号受信装置は、概略、次のように動作する。

【0048】第1受信系統1において、アンテナ16でO F DM無線信号が受信されると、その受信信号は、高周波フィルタ17で不要周波数信号成分が除去された後、低雑音高周波増幅器18で増幅され、第1周波数混合器19に供給される。第1周波数混合器19は、この受信信号と第1局部発振器20から供給される第1局部発振信号とを周波数混合し、第1周波数混合信号を発生する。このとき、PLL回路20は、第1局部発振器20が発生する第1局部発振信号を基準信号発振器10から移相器11を通して供給される基準信号によって位相制御し、位相制御の結果得られた制御信号により第1局部発振器20の第1局部発振信号の周波数(位相)を設定している。なお、移相器11における基準信号の移相量については後述する。第1中間周波フィルタ22は、第1周波数混合器19が出力した第1周波数混合信号から第1中間周波信号を選択出し、選択出した第1中間周波信号を加算器3に供給する。

【0049】また、第2受信系統2において、アンテナ23で第1受信系統1で受信されたO F DM無線信号と同じO F DM無線信号が受信されると、その受信信号は、高周波フィルタ24で不要周波数信号成分が除去された後、低雑音高周波増幅器25で増幅され、第1周波数混合器26に供給される。第1周波数混合器26は、この受信信号と第1局部発振器27から供給される第1局部発振信号とを周波数混合し、第1周波数混合信号を発生する。このときも、PLL回路28は、第1局部発振器27が発生する第1局部発振信号を基準信号発振器10から移相器12を通して供給される基準信号によって位相制御し、位相制御の結果得られた制御信号により第1局部発振器27の第1局部発振信号の周波数(位相)を設定している。なお、移相器12における基準信号の移相量については後述する。第1中間周波フィルタ29は、第1周波数混合器26が出力した第1周波数混合信号から第1中間周波信号を選択出し、選択出した第1中間周波信号を加算器3に供給する。

【0050】加算器3は、第1及び第2受信系統1、2からそれぞれ供給された2つの第1中間周波信号を同相状態で加算合成して加算第1中間周波信号を形成し、その加算第1中間周波信号を第2周波数混合器4に供給する。第2周波数混合器4は、加算第1中間周波信号と第2局部発振器5から供給される第2局部発振信号とを周波数混合し、第2周波数混合信号を発生し、この第2周

波数混合信号を第2中間周波フィルタ6に供給する。第2中間周波フィルタ6は、供給された第2周波数混合信号から第2中間周波信号を選択出力し、得られた第2中間周波信号をアナログーデジタル変換器7に供給する。アナログーデジタル変換器7は、供給された第2中間周波信号をデジタル中間周波信号に変換し、得られたデジタル中間周波信号を復調器8に供給する。復調器8は、デジタル中間周波信号をOFDM復調し、復調信号を復調信号出力端子9を通して利用回路(図示なし)に供給すし、同時に、復調信号を電力検出器13と分散検出器14にそれぞれ供給する。

【0051】電力検出器13は、復調信号に対応した電力量を検出し、検出結果を位相制御部15に供給し、分散検出器14は、復調信号における信号分散を検出し、検出結果を位相制御部15に供給する。

【0052】次に、図2は、図1に図示のOFDM信号受信装置の電力検出器13と分散検出器14と位相制御部15とからなる位相量制御手段で実行される移相器10、11の移相制御の動作過程を示すフローチャートである。

【0053】また、図3(a)、(b)、(c)は、信号分散の程度を異にする2つの受信信号の周波数スペクトラムと、その受信信号の原信号である送信信号の周波数スペクトラムの一例を示す波形図であって、(a)は送信信号波形、(b)は信号分散が比較的大きい受信信号波形、(c)は信号分散が比較的小さい受信信号波形であり、横軸は周波数、縦軸は信号レベルである。

【0054】図3(a)に示されるように、送信信号波形として規定周波数範囲内の信号レベルが一定の矩形波状信号が無線信号として送信されたとき、伝送途上におけるフェージングの発生等により、OFDM信号受信装置で受信された受信信号は、図3(b)または(c)に示されるように、規定周波数範囲内の信号レベルが変動する略矩形波状信号になる。この場合、図3(b)に示される信号波形は、規定周波数範囲内の信号レベルの変動が平均信号レベルに対して比較的大きな変動になっている場合で、信号分散量が大きい場合の信号波形であり、図3(c)規定周波数範囲内の信号レベルの変動が平均信号レベルに対して比較的小さな変動になっている場合で、信号分散量が小さい場合の信号波形である。...40

【0055】この実施の形態によるOFDM信号受信装置は、受信信号の信号電力とともに、信号分散量にも着目したもので、後述するように、位相量制御手段の設定を、復調信号の電力が所定値以上になり、かつ、復調信号の信号分散量が最も少なくなるような設定するようしているものである。

【0056】ここで、図2に図示されたフローチャートを用い、図1に図示のOFDM信号受信装置の位相量制御手段で実行される移相制御の動作過程について説明する。

【0057】始めに、ステップS1において、位相量制御手段は、電力検出器13の検出結果に基づいて復調信号の電力が最大電力(P0)になるような移相器10、11から出力される2つの基準信号の位相差( $\phi_0$ )を探索する。

【0058】次に、ステップS2において、位相量制御手段は、移相器10、11から出力される2つの基準信号の位相差が( $\phi_0$ )になるように、移相器10、11の移相量をそれぞれ調整設定する。

【0059】次いで、ステップS3において、位相量制御手段は、電力検出器13において復調信号の信号電力(P)を測定する。

【0060】続く、ステップS4において、位相量制御手段は、分散検出器14において復調信号の信号分散( $d\sigma$ )を測定する。

【0061】続いて、ステップS5において、位相量制御手段は、位相制御部15において予め設定した最大電力(P0)からの信号電力レベル低下分(dP)を用い、最大電力(P0)と信号電力(P)との間で、信号電力(P)が最大電力(P0)から信号電力レベル低下分(dP)を差し引いたものよりも小さいか否か( $P < P0 - dP$ の条件を満たしているか否か)を判断する。そして、 $P < P0 - dP$ の条件を満たしていると判断した(Y)ときは次のステップS6に移行し、一方、 $P < P0 - dP$ の条件を満たしていないと判断した(N)ときは他のステップS12に移行する。

【0062】次に、ステップS6において、位相量制御手段は、位相制御部15によって移相器10、11から出力される基準信号の位相差( $\phi_0$ )を、現在設定している位相差( $\phi$ )よりも若干量( $d\phi$ )だけ増やした位相差( $\phi + d\phi$ )になるように、移相器10、11の移相量をそれぞれ調整設定する。

【0063】次いで、ステップS7において、位相量制御手段は、電力検出器13においてステップS6で設定した位相差( $\phi + d\phi$ )のときの復調信号の信号電力(P+)を測定する。

【0064】続く、ステップS8において、位相量制御手段は、位相制御部15において前記予め設定した最大電力(P0)からの信号電力レベル低下分(dP)を用い、最大電力(P0)とステップS7で測定した信号電力(P+)との間で、信号電力(P+)が最大電力(P0)から信号電力レベル低下分(dP)を差し引いたものよりも小さいか否か( $P+ < P0 - dP$ の条件を満たしているか否か)を判断する。そして、 $P+ < P0 - dP$ の条件を満たしていると判断した(Y)ときは次のステップS9に移行し、一方、 $P+ < P0 - dP$ の条件を満たしていないと判断した(N)ときは前のステップS3に戻り、再び、ステップS3以降の動作を繰り返し実行する。

【0065】続いて、ステップS9において、位相量制

御手段は、位相制御部15によって移相器10、11から出力される基準信号の位相差( $\phi_0$ )を、ステップS6で設定した位相差( $\phi + d\phi$ )よりも若干量(2d $\phi$ )だけ減らした位相差( $\phi - d\phi$ )になるように、移相器10、11の移相量をそれぞれ調整設定する。

【0066】続く、ステップS10において、位相量制御手段は、電力検出器13においてステップS9で設定した位相差( $\phi - d\phi$ )のときの復調信号の信号電力(P-)を測定する。

【0067】次に、ステップS11において、位相量制御手段は、位相制御部15において前記予め設定した最大電力(P0)からの信号電力レベル低下分(dP)を用い、最大電力(P0)とステップS10で測定した信号電力(P-)との間で、信号電力(P-)が最大電力(P0)から信号電力レベル低下分(dP)を差し引いたものよりも小さいか否か( $P- < P0 - dP$ の条件を満たしているか否か)を判断する。そして、 $P- < P0 - dP$ の条件を満たしていると判断した(Y)ときは最初のステップS1に戻り、再び、ステップS1以降の動作を繰り返し実行し、一方、 $P- < P0 - dP$ の条件を満たしていないと判断した(N)ときは前のステップS3に戻り、再び、ステップS3以降の動作を繰り返し実行する。

【0068】また、ステップS12において、位相量制御手段は、分散検出部14において復調信号の信号分散値( $\sigma_0$ )を測定する。

【0069】次いで、ステップS13において、位相量制御手段は、位相制御部15においてステップS12で測定した信号分散値( $\sigma_0$ )、予め設定した規定信号分散値( $d\sigma$ )との間で、信号分散値( $\sigma_0$ )が規定信号分散値( $d\sigma$ )よりも大きいか否か( $\sigma_0 > d\sigma$ の条件を満たしているか否か)を判断する。そして、 $\sigma_0 > d\sigma$ の条件を満たしていると判断した(Y)ときは次のステップS14に移行し、一方、 $\sigma_0 > d\sigma$ の条件を満たしていないと判断した(N)ときは他のステップS22に移行する。

【0070】続く、ステップS14において、位相量制御手段は、位相制御部15によって移相器10、11から出力される基準信号の位相差( $\phi_0$ )を、現在設定している位相差( $\phi$ )よりも若干量( $d\phi$ )だけ増やした位相差( $\phi + d\phi$ )になるように、移相器10、11の移相量をそれぞれ調整設定する。

【0071】続いて、ステップS15において、位相量制御手段は、分散検出器14においてステップS14で設定した位相差( $\phi + d\phi$ )のときの復調信号の信号分散量( $\sigma_+$ )を測定する。

【0072】次に、ステップS16において、位相量制御手段は、位相制御部15においてステップS15で測定した信号分散値( $\sigma_+$ )、予め設定した規定信号分散値( $d\sigma$ )との間で、信号分散値( $\sigma_+$ )が規定信号分

散値( $d\sigma$ )よりも大きいか否か( $\sigma_+ > d\sigma$ の条件を満たしているか否か)を判断する。そして、 $\sigma_+ > d\sigma$ の条件を満たしていると判断した(Y)ときは次のステップS17に移行し、一方、 $\sigma_+ > d\sigma$ の条件を満たしていないと判断した(N)ときは他のステップS23に移行する。

【0073】次いで、ステップS17において、位相量制御手段は、位相制御部15によって移相器10、11から出力される基準信号の位相差( $\phi_0$ )を、ステップS14で設定した位相差( $\phi + d\phi$ )よりも若干量(2d $\phi$ )だけ減らした位相差( $\phi - d\phi$ )になるように移相器10、11の移相量をそれぞれ調整設定する。

【0074】続く、ステップS18において、位相量制御手段は、分散検出器14においてステップS17で設定した位相差( $\phi - d\phi$ )のときの復調信号の信号分散量( $\sigma_-$ )を測定する。

【0075】続いて、ステップS19において、位相量制御手段は、位相制御部15においてステップS18で測定した信号分散値( $\sigma_-$ )、予め設定した規定信号分散値( $d\sigma$ )との間で、信号分散値( $\sigma_-$ )が規定信号分散値( $d\sigma$ )よりも大きいか否か( $\sigma_- > d\sigma$ の条件を満たしているか否か)を判断する。そして、 $\sigma_- > d\sigma$ の条件を満たしていると判断した(Y)ときは次のステップS20に移行し、一方、 $\sigma_- > d\sigma$ の条件を満たしていないと判断した(N)ときは他のステップS24に移行する。

【0076】次に、ステップS20において、位相量制御手段は、位相制御部15によって移相器10、11から出力される基準信号の位相差( $\phi_0$ )を、ステップS17で設定した位相差( $\phi - d\phi$ )よりも若干量(2d $\phi$ )だけ増やした位相差( $\phi + d\phi$ )になるように、移相器10、11の移相量をそれぞれ調整設定する。

【0077】次いで、ステップS21において、位相量制御手段は、分散検出器14においてステップS20で設定した位相差( $\phi + d\phi$ )のときの復調信号の信号分散値( $\sigma$ )を測定する。

【0078】続く、ステップS21において、位相量制御手段は、分散検出器14によって測定した信号分散値( $\sigma$ )を規定信号分散値( $d\sigma$ )に設定する。この設定が行われた後、ステップS3に戻り、再び、ステップS3以降の動作を繰り返し実行する。

【0079】また、ステップS22において、位相量制御手段は、分散検出器14によって測定した信号分散量( $\sigma_0$ )を規定信号分散値( $d\sigma$ )に設定する。この設定が行われた後、ステップS3に戻り、再び、ステップS3以降の動作を繰り返し実行する。

【0080】さらに、ステップS23において、位相量制御手段は、分散検出器14によって測定した信号分散量( $\sigma_+$ )を規定信号分散値( $d\sigma$ )に設定する。この設定が行われた後、ステップS3に戻り、再び、ステッ

PS3以降の動作を繰り返し実行する。

【0081】また、ステップS24において、位相量制御手段は、分散検出器14によって測定した信号分散量( $\sigma$ -)を規定信号分散値( $d\sigma$ )に設定する。この設定が行われた後、ステップS3に戻り、再び、ステップS3以降の動作を繰り返し実行する。

【0082】このように、この実施の形態のOFDM信号受信装置によれば、位相量制御手段による移相器1、12の基準信号に対する移相量を制御することにより、OFDM復調器8の復調信号の信号電力を所定値以上にしたときに、復調信号の信号分散が最も少なくなるような設定にしたので、従前のこの種のOFDM信号受信装置と同様な良好な信号受信を行うことができるだけでなく、ビットエラーレート(BER)を最小にした状態で信号受信を行うことができる。

【0083】なお、前記実施の形態においては、可調整基準信号発生手段として基準信号発振器10と2つの移相器11、12とからなる構成のものを用いた例を挙げて説明したが、本発明に用いられる可調整基準信号発生手段は、基準信号発振器10と2つの移相器11、12とからなる構成のものに限られず、他の構成のもの、例えばデジタルシンセサイザ構成にものであってもよい。

【0084】図4は、デジタルシンセサイザ構成の可調整基準信号発生手段の一例を示すブロック図である。

【0085】図4に示されるように、この可調整基準信号発生手段は、それぞれROM30R、31Rを内蔵したデジタルシンセサイザ30、31と、デジタルーアナログ変換器(D/A)32、33と、バンドパスフィルタ34、35とからなる。

【0086】そして、デジタルシンセサイザ30は、出力端がデジタルーアナログ変換器32の入力端に接続され、クロック信号と周波数データと位相データがそれぞれ供給される。デジタルシンセサイザ301、出力端がデジタルーアナログ変換器33の入力端に接続され、クロック信号と周波数データと位相データがそれぞれ供給される。デジタルーアナログ変換器32は、出力端がバンドパスフィルタ34の入力端に接続され、デジタルーアナログ変換器33は、出力端がバンドパスフィルタ35の入力端に接続される。バンドパスフィルタ34は、出力端がPLL回路21(図1参照)の制御入力端(基準信号入力端)に接続され、バンドパスフィルタ35は、出力端がPLL回路28(図1参照)の制御入力端(基準信号入力端)に接続される。この場合、デジタルシンセサイザ30、31にそれぞれ内蔵されたROM30R、31Rには、1周期分の正弦波データが振幅と位相とがともに離散化された形で格納されている。

【0087】前記構成によるデジタルシンセサイザ構成の可調整基準信号発生手段は、次のように動作する。

【0088】デジタルシンセサイザ30、31に同じクロック信号と周波数データが供給されると、内蔵されて

いる各ROM30R、31Rは、クロック信号に同期して同じ周波数の正弦波データを発生する。また、デジタルシンセサイザ30、31には、位相量制御手段からデジタル位相データが供給され、このデジタル位相データにより各ROM30R、31Rが発生する正弦波データの位相が設定される。デジタルシンセサイザ30、31から出力された正弦波データは、それぞれアナログーデジタル変換器32、33でデジタルーアナログ変換され、アナログ正弦波信号に変換される。これらのアナログ正弦波信号は、バンドパスフィルタ34、35で不要な周波数成分が除去され、それぞれ基準信号として図1に図示のPLL回路21、28に供給される。

【0089】このようなデジタルシンセサイザ構成の可調整基準信号発生手段を用いれば、基準信号の位相及び周波数をデジタル的に制御処理することができる、可調整基準信号発生手段の構成が簡単になるだけでなく、制御処理の簡素化を図ることができる。

【0090】また、前記実施の形態においては、OFDM信号受信装置が、加算器3とアナログーデジタル変換器7との間に第2周波数混合器4、第2局部発振器5、第2中間周波フィルタ6を有するダブルスーパーへテロダイン方式のものである例を挙げて説明したが、本発明によるOFDM信号受信装置は、ダブルスーパーへテロダイン方式のものに限られるものではなく、使用する受信信号の周波数や第1中間周波信号の周波数によっては、第2周波数混合器4、第2局部発振器5、第2中間周波フィルタ6を省略し、シングルスーパーへテロダイン方式のものに変更することも可能である。

【0091】さらに、前記実施の形態におけるOFDM信号受信装置は、自動車等の車載用として好適なものであるが、本発明によるOFDM信号受信装置は、そのような用途のものに限られるものではなく、他の用途に適用することも可能である。

#### 【0092】

【発明の効果】以上のように、請求項1に記載の発明によれば、複数の受信系統の各PLL回路にそれぞれ移相した基準信号を供給するために、OFDM復調器に接続された移相量制御手段を用いて可調整基準信号発生手段の移相量を調整するもので、その調整を行うことにより、OFDM復調器の復調信号の電力を所定値以上にするとともに、復調信号の信号分散が最も少くなるような設定にしているので、従前のこの種のOFDM信号受信装置と同様に良好な信号受信を行うことができるとともに、ビットエラーレートが最小の状態で信号受信を行うことができるという効果がある。

【0093】また、請求項2に記載の発明によれば、可調整基準信号発生手段の構成を簡素化することができ、複数の移相器を設けたことによる信号損失を少なくすることができるという効果がある。

【0094】さらに、請求項3に記載の発明によれば、

基準信号の位相及び周波数をデジタル的に制御処理することができるので、可調整基準信号発生手段の構成が簡単になるだけでなく、制御処理の簡素化を図ることができるという効果がある。

【0095】また、請求項4に記載の発明によれば、復調信号の電力検出と復調信号の分散検出とを個別に行うことができ、双方の検出が干渉し合うことがないという効果がある。

【0096】さらに、請求項5に記載の発明によれば、ダブルスーパー・ヘテロダイン方式の受信装置の構成になるので、第1局部発振信号及び第2局部発振信号の各周波数帯を比較的自由に選択することが可能になるという効果がある。

#### 【図面の簡単な説明】

【図1】本発明によるOFDM信号受信装置の1つの実施の形態に係わるもので、その要部構成を示すブロック図である。

【図2】図1に図示のOFDM信号受信装置の電力検出器と分散検出器と位相制御部とからなる位相量制御手段で実行される移相器の移相制御の動作過程を示すフローチャートである。

【図3】信号分散の程度を異にする2つの復調信号と、その復調信号の原信号である送信信号の各一例を示す信号波形図である。

【図4】デジタルシンセサイザ構成の可調整基準信号発生手段の一例を示すブロック図である。

【図5】既知の複数の受信系統を有するOFDM信号受\*

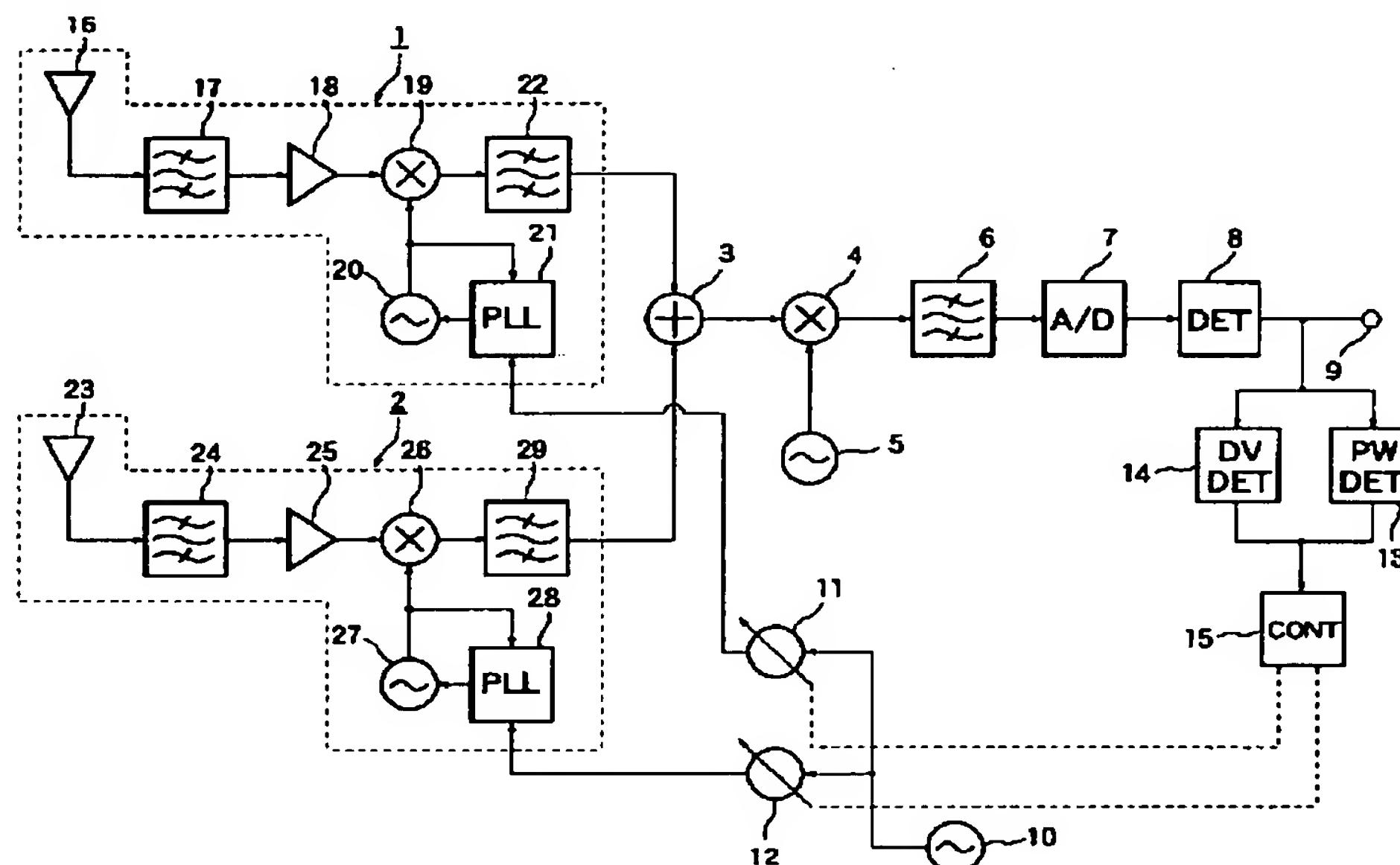
\* 信装置の構成の一例を示すブロック図である。

【図6】既提案されているOFDM信号受信装置の要部構成の一例を示すブロック図である。

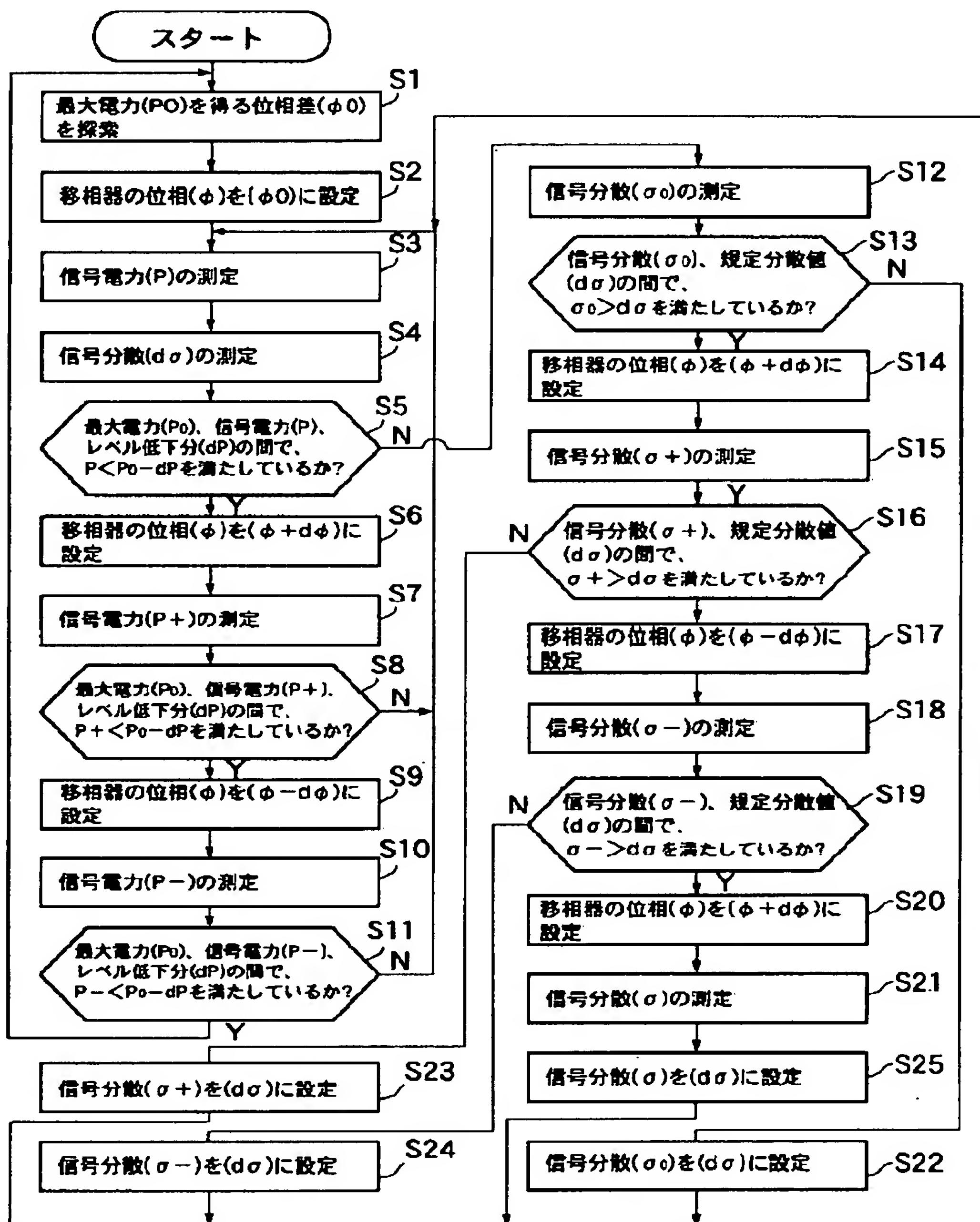
#### 【符号の説明】

- |         |                   |
|---------|-------------------|
| 1       | 第1受信系統            |
| 2       | 第2受信系統            |
| 3       | 加算器               |
| 4       | 第2周波数混合器          |
| 5       | 第2局部発振器           |
| 6       | 第2中間周波フィルタ        |
| 7、32、33 | アナログ-デジタル変換器(A/D) |
| 8       | OFDM復調器(DET)      |
| 9       | 復調信号出力端子          |
| 10      | 基準信号発振器           |
| 11、12   | 移相器               |
| 13      | 電力検出器(PW DET)     |
| 14      | 分散検出器(DV DET)     |
| 15      | 位相制御部(CONT)       |
| 16、23   | アンテナ              |
| 17      | 高周波フィルタ           |
| 18      | 低雑音高周波増幅器         |
| 19、26   | 第1周波数混合器          |
| 20、27   | 第1局部発振器           |
| 21      | PLL回路(PLL)        |
| 22      | 第1中間周波フィルタ        |
| 23      | デジタルシンセサイザ        |
| 24      | バンドパスフィルタ         |
| 25      | 電力検出器             |
| 26      | 分散検出器             |
| 27      | 位相制御部             |
| 28      | PLL回路             |
| 29      | 第1局部発振器           |
| 30      | 位相制御部             |
| 31      | 電力検出器             |
| 32      | 分散検出器             |
| 33      | 位相制御部             |
| 34      | PLL回路             |
| 35      | 第1局部発振器           |

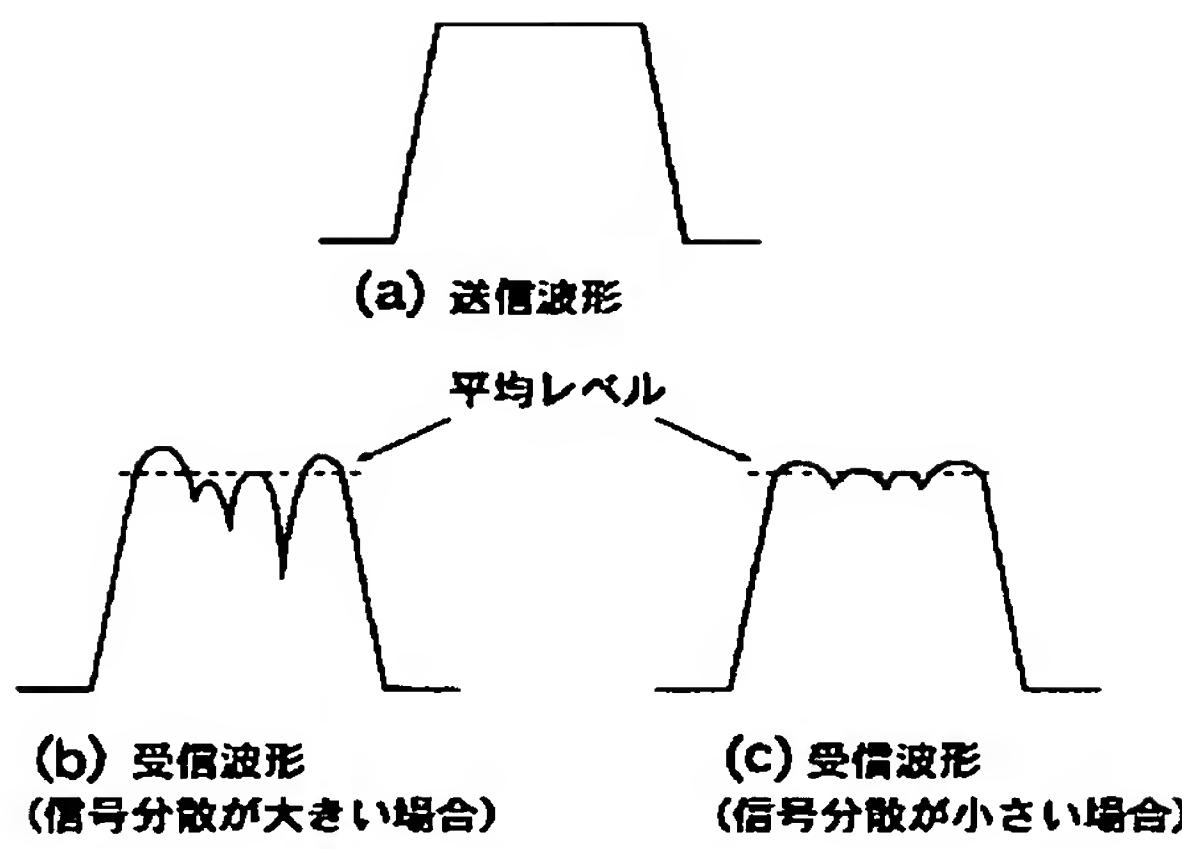
【図1】



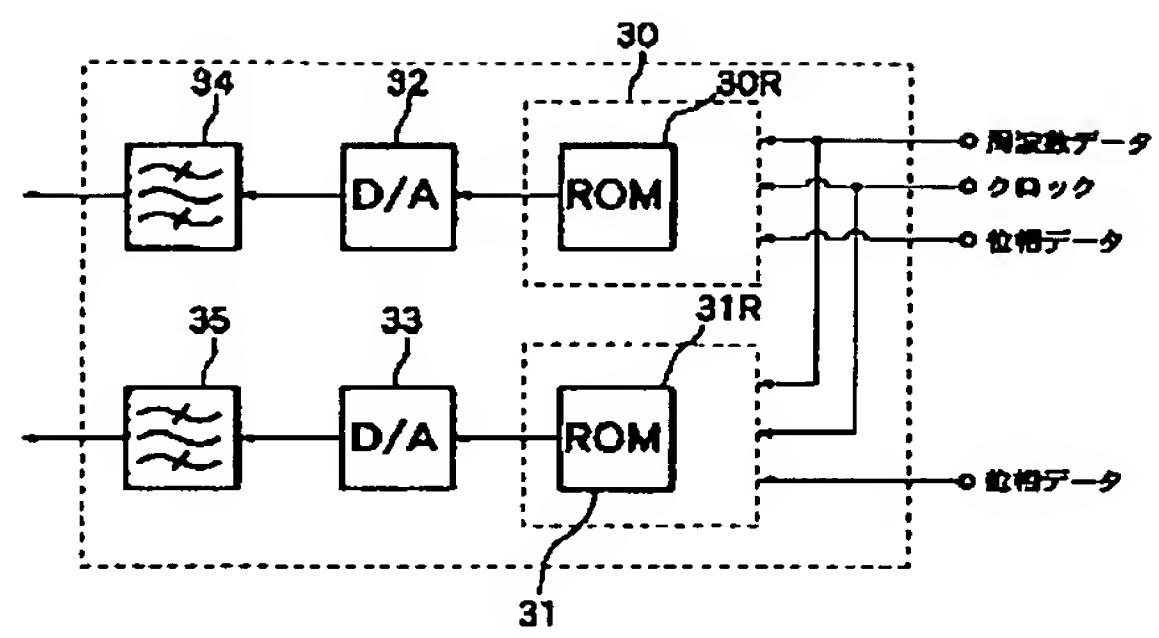
【図2】



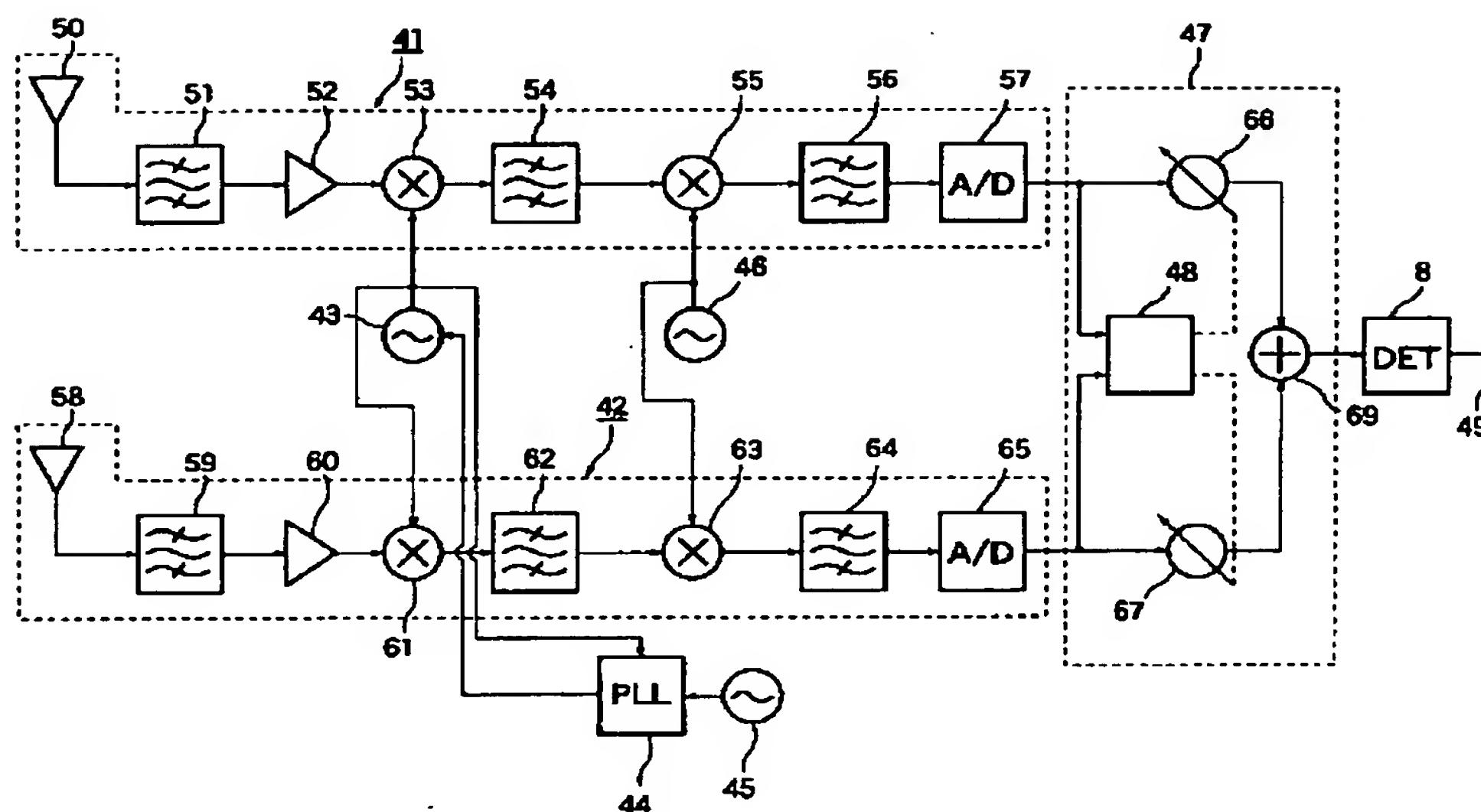
【図3】



【図4】



【図5】



【図6】

